

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-215206

(43)Date of publication of application : 07.09.1988

(51)Int.Cl.

H03H 7/19

(21)Application number : 62-047690

(71)Applicant : SONY CORP

(22)Date of filing : 04.03.1987

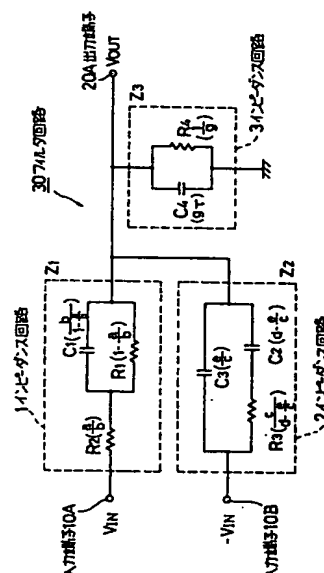
(72)Inventor : KIKUCHI ATSUSHI

(54) FILTER CIRCUIT

(57)Abstract:

PURPOSE: To obtain a circuit with a few component number by connecting one of input terminals to an output terminal via a 1st impedance circuit and connecting the other input terminal to the output terminal via a 2nd impedance circuit.

CONSTITUTION: A signal with a different phase is connected respectively to a couple of input terminals 10a, 10B. The 1st impedance circuit 1 consists of a series connection between a parallel connection comprising a capacitor C1 and a resistor R1 and a resistor R2. The 2nd impedance circuit 2 consists of a series connection between a parallel connection comprising a capacitor C2 and a resistor R3 and a capacitor C3. Furthermore, a 3rd impedance circuit 3 is the parallel connection between a capacitor C4 and a resistor R4. Then the input terminal 10B is connected to an output terminal 20A via the impedance circuit 2. Since no mutual inductance by a coil is employed in the filter circuit 30, the circuit is easily manufactured.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-215206

⑮ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)9月7日

H 03 H 7/19

7328-5J

審査請求 未請求 発明の数 1 (全7頁)

⑭ 発明の名称 フィルタ回路

⑰ 特 願 昭62-47690

⑱ 出 願 昭62(1987)3月4日

⑯ 発 明 者 菊 池 敦 東京都品川区北品川6丁目7番35号 ソニー株式会社内

⑰ 出 願 人 ソニー株式会社 東京都品川区北品川6丁目7番35号

⑱ 代 理 人 弁理士 小 池 晃 外1名

明 細 書

1. 発明の名称

フィルタ回路

2. 特許請求の範囲

互いに位相の異なる信号がそれぞれ供給される
一対の入力端子と、

コンデンサと抵抗の並列接続と、抵抗とが直列
に接続されて成る第1のインピーダンス回路と、

抵抗とコンデンサの直列接続と、コンデンサと
が並列に接続されて成る第2のインピーダンス回
路と、

コンデンサと抵抗とが並列に接続されて成る第
3のインピーダンス回路と、

出力端子とを備え、

上記入力端子の一方は上記第1のインピーダン
ス回路を介して上記出力端子に接続され、

上記入力端子の他方は上記第2のインピーダン
ス回路を介して上記出力端子に接続され、

上記出力端子は上記第3のインピーダンス回路
を介して接地されていることを特徴とするフィル
タ回路。

3. 発明の詳細な説明

A. 産業上の利用分野

本発明はアナログ信号用のフィルタ回路に関し、
特に、3次のフィルタ回路に関する。

B. 発明の概要

本発明は、アナログ信号用の3次のフィルタ回
路において、抵抗とコンデンサを巧みに組合わせ、
相互インダクタンス構造がなく、また、1次と2
次の各フィルタ回路を連続的に接続する従来の3
次のフィルタ回路とは基本的に異なる回路構成と
したことにより、容易に製造が行え、また、接続
のための素子が不要となり、素子数を少なくする
ことができるようにしたものである。

C. 従来の技術

例えば、ビデオテープレコーダにおいて、モアレ低減用として、所定周波数範囲内で互いに位相の 90° 異なる2出力が得られるような移相回路(移相フィルタ)が用いられる。この 90° の移相回路は1組のオールパスフィルタによるものが一般的となっている。オールパスフィルタの回路構成としては、例えば第7図に示すように、コイル L_1 、 L_2 による相互インダクタンス構造を有する1次のフィルタ回路101と、同じくコイル L_3 、 L_4 による相互インダクタンス構造を有する2次のフィルタ回路102とが縦続的に接続されて成る3次のフィルタ回路が従来より知られている。また、第8図に示すように、抵抗とコンデンサから成る1次のフィルタ回路103と、同じく抵抗とコンデンサから成る2次のフィルタ回路104とがトランジスタ Q_1 、 Q_2 を介して縦続的に接続されて成る3次のフィルタ回路も知られている。

D. 発明が解決しようとする問題点

ところが、第7図に示したフィルタ回路は、相

サと抵抗とが並列に接続されて成る第3のインピーダンス回路と、出力端子とを備え、上記入力端子の一方は上記第1のインピーダンス回路を介して上記出力端子に接続され、上記入力端子の他方は上記第2のインピーダンス回路を介して上記出力端子に接続され、上記出力端子は上記第3のインピーダンス回路を介して接地されていることを特徴とするものである。

F. 作用

本発明によれば、相互インダクタンス構造を有しないことから、製造が容易となる。また、1次と2次の各フィルタ回路を縦続的に接続する従来の3次のフィルタ回路とは基本的に異なる回路構成となっており、接続のための素子が不要となる。

G. 実施例

以下、本発明の一実施例について図面を参照しながら詳細に説明する。

第1図は本発明に係るフィルタ回路の一実施例

相互インダクタンス構造を有していることから、製造が困難であるという問題点があった。また、第8図に示したフィルタ回路は、トランジスタ Q_1 、 Q_2 等の素子が余分に必要となり、素子数が多くなってしまうという問題点があった。

そこで、本発明は、上述した問題点に鑑みて提案されたものであり、製造が容易であり、また、余分な素子を必要とせず、例えば 90° の移相回路を構成するオールパスフィルタとして用いて好適な3次のフィルタ回路を提供することを目的とする。

E. 問題点を解決するための手段

本発明に係るフィルタ回路は、前述した問題点を解決するために、互いに位相の異なる信号がそれぞれ供給される一対の入力端子と、コンデンサと抵抗の並列接続と、抵抗とが直列に接続されて成る第1のインピーダンス回路と、抵抗とコンデンサの直列接続と、コンデンサとが並列に接続されて成る第2のインピーダンス回路と、コンデン

を示す回路図である。この第1図において、一対の入力端子10A、10Bには、互いに位相の異なる信号がそれぞれ供給される。これらの位相差は例えば 180° である。第1のインピーダンス回路1は、コンデンサ C_1 と抵抗 R_1 の並列接続と、抵抗 R_2 とが直列に接続されて成っている。また、第2のインピーダンス回路2は、抵抗 R_3 とコンデンサ C_2 の直列接続と、コンデンサ C_3 とが並列に接続されて成っている。また、第3のインピーダンス回路3は、コンデンサ C_4 と抵抗 R_4 とが並列に接続されて成っている。そして、上記入力端子10Aは上記インピーダンス回路1を介して出力端子20Aに接続されており、上記入力端子10Bは上記インピーダンス回路2を介して出力端子20Aに接続されている。また、上記出力端子20Aは上記インピーダンス回路3を介して接地されている。このような構成を有する本実施例のフィルタ回路30は3次のフィルタ回路となっている。

ところで、上記入力端子10A、10Bに互いに位相の 180° 異なる信号がそれぞれ供給されるとす

る。そして、入力端子10Aにおける入力電圧を V_{in} 、入力端子10Bにおける入力電圧を $-V_{in}$ とし、出力端子20Aにおける出力電圧を V_{out} とし、インピーダンス回路1, 2, 3の各インピーダンス Z_1, Z_2, Z_3 によって V_{out}/V_{in} を表すと、次式のようになる。

$$\frac{V_{out}}{V_{in}} = \frac{\frac{1}{Z_1} - \frac{1}{Z_2}}{\frac{1}{Z_1} + \frac{1}{Z_2} + \frac{1}{Z_3}} \quad \dots (1)$$

一方、3次のオールパスフィルタの伝達関数は一般に次式によって与えられる。

$$\frac{V_{out}}{V_{in}} = K \frac{1 - \alpha s + \beta s^2 - \tau s^3}{1 + \alpha s + \beta s^2 + \tau s^3} \quad \dots (2)$$

ここで、 K, α, β, τ は定数であり、 s は複素周波数である。そして、上記(2)式において $K = 1/(1+g)$ とおくと共に、定数 a, b, c, d, e, g, τ を用いて次のようにおく。

$$bc + ad + e + g(ac + a\tau + c\tau) = \beta(1+g) \quad \dots (11)$$

$$ae + gac\tau = \tau(1+g) \quad \dots (12)$$

上記(9)式および(12)式より

$$e = c\tau \quad \dots (13)$$

として e を消去する。上記(8)式 + (11)式は

$$2bc + g(ac + a\tau + c\tau) = \beta(2+g) \quad \dots (14)$$

となり、上記(8)式 + (13)式は

$$bc - ad - c\tau = \beta \quad \dots (15)$$

となる。また、 d を消去する。上記(7)式 + (10)式は

$$2(b+c) + g(a+c+\tau) = \alpha g \quad \dots (16)$$

となり、上記(15)式 - $a \times$ (7)式は

$$bc - a(b+c) - c\tau = \beta + a\alpha \quad \dots (17)$$

となる。また、 b を消去する。上記(14)式 - $2 \times$ (17)式は

$$g(ac + a\tau + c\tau) + 2a(b+c) + 2c\tau = \beta g - 2a\alpha \quad (18)$$

となり、上記(16)式と(18)式から

$$(g+2)(c\tau + a\alpha) = g(\beta + a^2) \quad \dots (19)$$

上記(16)式と(14)式から

$$(g+2)(\beta + c^2) = g(a\tau + c\alpha) \quad \dots (20)$$

$$\frac{V_{out}}{V_{in}} = \frac{1 - \alpha s + \beta s^2 - \tau s^3}{(1+g)(1 + \alpha s + \beta s^2 + \tau s^3)} \quad \dots (3)$$

$$= \frac{\frac{1+bs}{1+as} - \frac{ds+es^2}{1+cs}}{\frac{1+bs}{1+as} + \frac{ds+es^2}{1+cs} + g(1+\tau s)} \quad (4)$$

上記(4)式の分子、分母はそれぞれ次のように変形できる。

$$\begin{aligned} \text{分子} &= (1+bs)(1+cs) - (1+as)(ds+es^2) \\ &= 1 + (b+c-d)s + (bc-ad-e)s^2 - aes^2 \end{aligned} \quad \dots (5)$$

$$\begin{aligned} \text{分母} &= (1+bs)(1+cs) - (1+as)(ds+es^2) \\ &\quad + (1+as)(1+cs)g(1+\tau s) \\ &= 1 + (b+c+d)s + (bc+ad+e)s^2 + aes^2 \\ &\quad + g\{1 + (a+c+\tau)s + (ac+a\tau+c\tau)s^2 + ac\tau s^3\} \end{aligned} \quad \dots (6)$$

上記(3)式、(5)式および(6)式より

$$b + c - d = -\alpha \quad \dots (7)$$

$$bc - ad - e = \beta \quad \dots (8)$$

$$ae = \tau \quad \dots (9)$$

$$b+c+d+g(a+c+\tau) = \alpha(1+g) \quad \dots (10)$$

上記(19)式と(20)式から

$$(c\tau + a\alpha)(a\tau + c\alpha) = (\beta + a^2)(\beta + c^2) \quad \dots (21)$$

上記(12)式から

$$ac\tau = \tau \quad \dots (22)$$

上記(21)式と(22)式から

$$(r+a^2\alpha)(r+c^2\alpha) = ac(\beta+a^2)(\beta+c^2) \quad \dots (23)$$

この式は未知数として a, c の2つを含み、 a は次のようにして求める。上記(19)式に(22)式の τ を代入して g を求めると

$$g = \frac{2(\alpha a^2 + \tau)}{a^2 - \alpha a^2 + \beta a - \tau} \quad \dots (24)$$

となる。この(24)式の分母 $= 0$ の根は例えば3つの正の実根を持つ。このような場合には、上記(24)式は第2図のグラフのようになる。 a の値として、 a_1 と a_2 の間にある g が最小となる点 P の値を求める。上記(24)式を a で微分して分子を0とおくと、

$$\alpha a^4 - (\alpha\beta - 3\tau)a^2 + \beta\tau = 0 \quad \dots (25)$$

P 点の a の値は

$$a = \sqrt{\frac{\alpha\beta - 3\tau - \sqrt{(\alpha\beta - 3\tau)^2 - 4\alpha\beta\tau}}{2\alpha}} \quad \dots\dots (26)$$

また、上記(20)式から g を c の関数として求めると、

$$g = \frac{2(\beta c + c^2)}{\tau - \beta c + \alpha c^2 - c^2} \quad \dots\dots (27)$$

この(27)式を c で微分して分子を0とおくと、

$$\alpha c^2 - (\alpha\beta - 3\tau)c^2 + \beta\tau = 0 \quad \dots\dots (28)$$

上記(27)式が正で極小になる c の値は

$$c = \sqrt{\frac{\alpha\beta - 3\tau + \sqrt{(\alpha\beta - 3\tau)^2 - 4\alpha\beta\tau}}{2\alpha}} \quad \dots\dots (29)$$

上記(26)式を(24)式に代入したときの g の値を g_a とし、上記(29)式を(27)式に代入したときの g の値を g_c とする。いま、 $g_c > g_a$ のときは、第2図に示すように、 a_1 と a_2 の間に2つの a の値が存在し、そのとき上記(16)式から求めた b の値も正になり、実現回路が2つできる。このようにして求めた a, b, c, d, e, g, τ の値からインピー

ダンス回路1, 2, 3を構成する各素子の値が定められる。

ここで、上記(1)式と(4)式を対照することにより、各インピーダンス回路 Z_1, Z_2, Z_3 はそれぞれ次のように表される。

$$Z_1 = \frac{1+as}{1+bs} = \frac{a}{b} + \frac{1-\frac{a}{b}}{1+bs} \quad \dots\dots (30)$$

$$\frac{1}{Z_2} = \frac{ds+es^2}{1+cs} = \frac{e}{c}s + \frac{(d-\frac{e}{c})}{1+cs} \quad \dots\dots (31)$$

$$Z_3 = \frac{1}{g(1+\tau s)} \quad \dots\dots (32)$$

上記(30)式において、第1項は抵抗 R_1 に対応しており、第2項はコンデンサ C_1 と抵抗 R_1 の並列接続に対応している。また、上記(31)式において、第1項はコンデンサ C_2 に対応しており、第2項は抵抗 R_2 とコンデンサ C_2 の直列接続に対応している。また、上記(32)式はコンデンサ C_3 と抵抗 R_3 の並列接続に対応している。第1図に

なる信号がそれぞれ供給されると、出力端子20A, 20Bから互いに位相の90°異なる信号がそれぞれ出力されるようになっている。

ここで、伝達関数を3次として、2つの出力信号の位相差が90°になり最大誤差を最小にする極(pole)および零点(zero)の値を求めた。この結果を表1に示す。

表 1

極	零 点
- .79470 + j0	.79470 + j0
-4.6011 + j0	4.6011 + j0
-42.251 + j0	42.251 + j0
- .21313 + j0	.21313 + j0
-1.9583 + j0	1.9583 + j0
-11.335 + j0	11.335 + j0

これらの極および零点の値から上記定数 α, β, τ の値、更に a, b, c, d, e, g, τ の値が算出され、例えば第3図において()内に示すように、各素子の値が決定される。この第3図には、出力抵抗 R_1, R_2 をそれぞれ1kΩとしたときに実現可能

において、()内に示してある数値あるいは記号は、各素子の値にそれぞれ対応するものである。このようにして、各インピーダンス回路1, 2, 3すなわちフィルタ回路30の構成が決定されたのである。なお、出力抵抗 R_3 を単位値とするためには、抵抗は g 倍の値にし、コンデンサは $1/g$ 倍の値にすれば良い。

ところで、上記フィルタ回路30を対称的に組合

わせて、例えば第3図に示すような移相回路を構成することができる。すなわち、この移相回路は、上記フィルタ回路30の構成の他に、抵抗 R_1, R_2, R_3, R_4 と、コンデンサ C_1, C_2, C_3, C_4 と、出力端子20Bとが追加された構成となっている。そして、入力端子10A, 10Bに互いに位相の180°異

な2つの回路のうち最小コンデンサの大きい方を示してある。この場合の位相および位相差の周波数特性を第4図に示す。第4図において、Aは出力端子20Aから出力される信号の位相を示しており、Bは出力端子20Bから出力される信号の位相を示しており、Cはこれらの位相差を示している。上記位相差はチェビシェフ近似になっており、0.5MHz~18MHzの範囲で $90^{\circ} \pm 0.59^{\circ}$ (等リップル)となっており、 90° の移相回路としての条件を満たしていることが分かる。

また、出力端子20Aから出力される信号についての群遅延時間および減衰量の周波数特性を第5図に示し、出力端子20Bから出力される信号についての群遅延時間および減衰量の周波数特性を第6図に示す。これらの第5図および第6図において、Aは群遅延時間を、Bは減衰量をそれぞれ示している。上記減衰量は、いずれの場合にも、0.5MHz~18MHzの範囲で1/100dBの単位程度しか変動しておらず、一定と見なすことができ、オールパスフィルタとしての条件を満たしていること

が分かる。

このように、第3図に示した移相回路は、0.5MHz~18MHzの範囲で 90° の移相回路として動作可能であり、ビデオテープレコーダにおけるモアレ低減用の移相回路に用いて好適である。また、コイルを用いていないため、集積回路(IC)化が容易である。

H. 発明の効果

上述した実施例の説明から明らかなように、本発明のフィルタ回路は、相互インダクタンス構造のない回路構成としたことから、製造が容易である。また、1次のフィルタ回路と2次のフィルタ回路とを連続的に接続する従来の構成とは基本的に異なる回路構成としたことにより、接続のための素子が不要となり、素子数を少なくすることができる。従って、例えば 90° の移相回路を構成するオールパスフィルタとして用いて好適である。

4. 図面の簡単な説明

第1図は本発明に係るフィルタ回路の一実施例を示す回路図、第2図は伝達関数の式におけるaとgの関係を示すグラフ、第3図は上記実施例のフィルタ回路を対称的に組合わせて構成した移相回路を示す回路図、第4図は上記移相回路の各出力信号の各位相およびこれらの位相差の周波数特性を示す図、第5図は上記移相回路の一方の出力信号についての群遅延時間および減衰量の周波数特性を示す図、第6図は上記移相回路の他方の出力信号についての群遅延時間および減衰量の周波数特性を示す図である。

第7図はフィルタ回路の従来例を示す回路図、第8図はフィルタ回路の他の従来例を示す回路図である。

1, 2, 3...インピーダンス回路

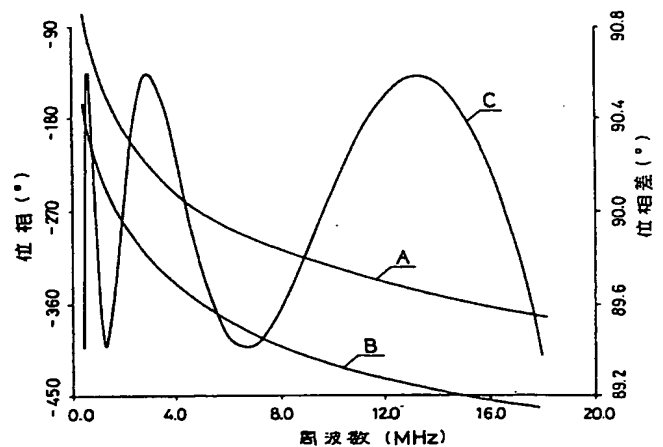
R₁, R₂, R₃, R₄...抵抗

C₁, C₂, C₃, C₄...コンデンサ

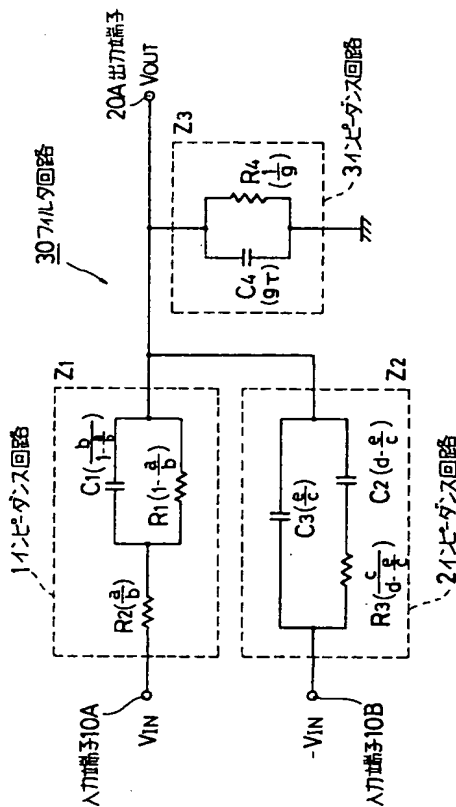
10A, 10B...入力端子

20A...出力端子

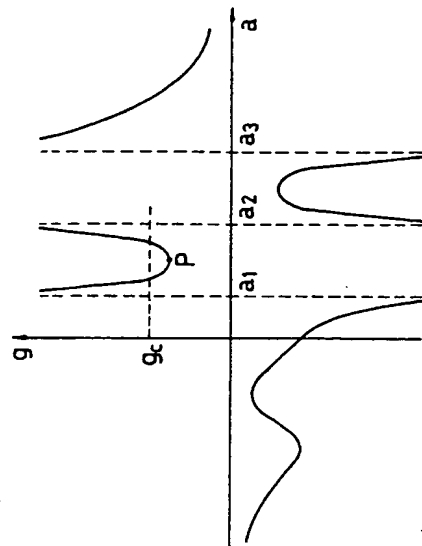
30...フィルタ回路



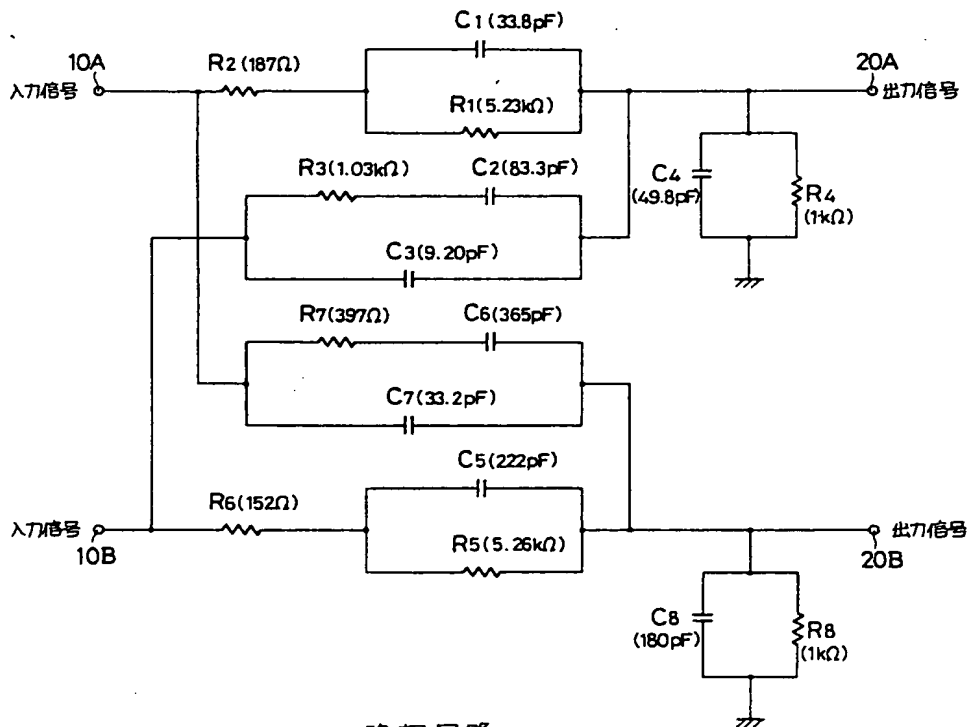
位相および位相差
第4図



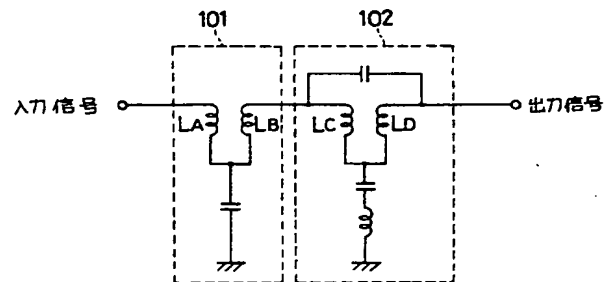
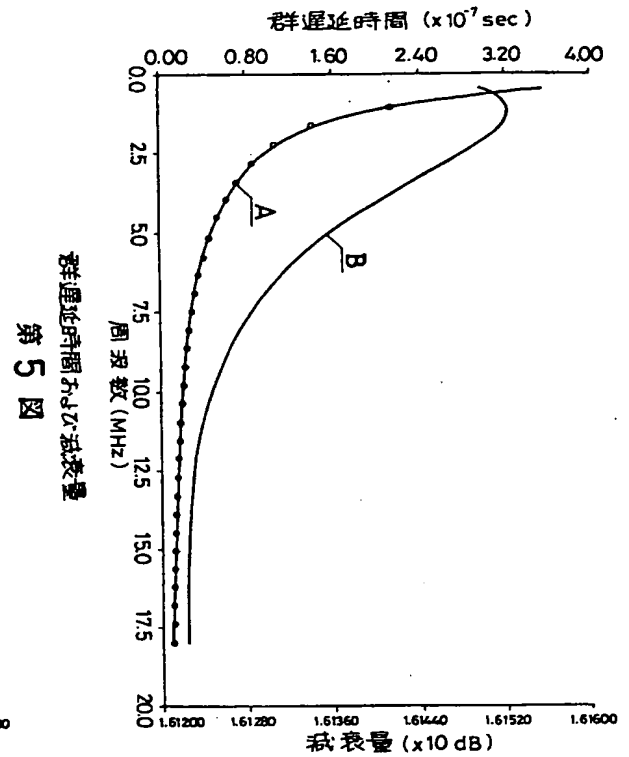
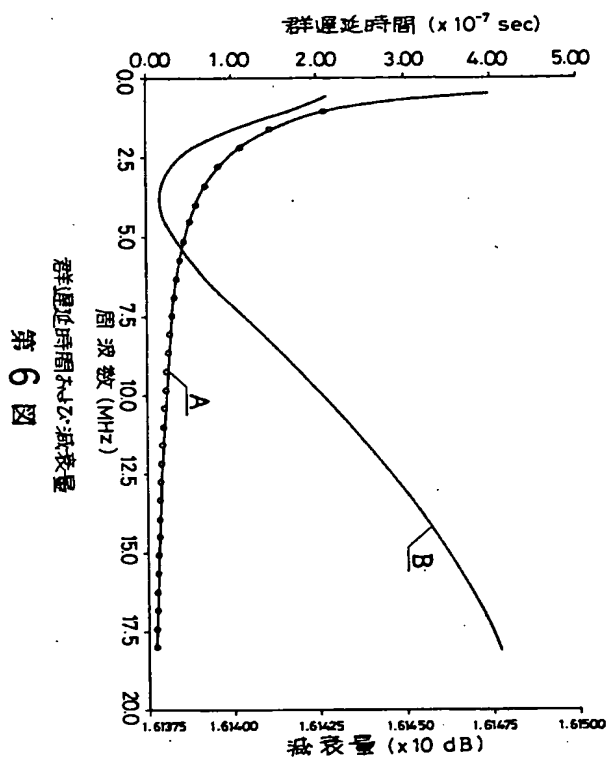
一実施例
第 1 図



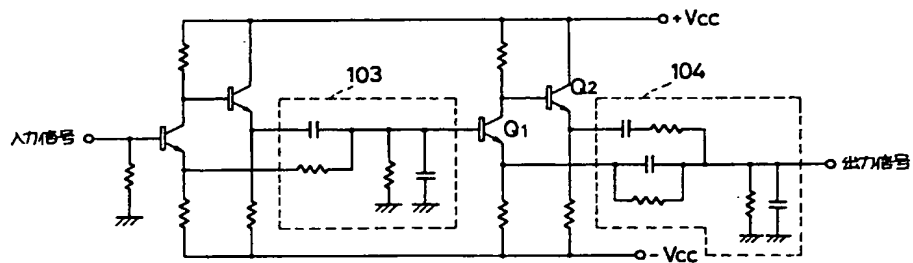
a と g の関係
第 2 図



移相回路
第 3 図



従来例
第 7 図



従来例
第 8 図